中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申　請　日：西元 2001 年 07 月 24 日
Application Date

申 請 案 號：090117974
Application No.

申　請　人：華邦電子股份有限公司
Applicant(s)

局　　長
Director General

陳　明　邦

發文日期：西元 2001 年 8 月 28 日
Issue Date

發文字號：09011012715
Serial No.

申請日期	
案號	
類別	

(以上各欄由本局填註)

A4
C4

發明/新型 專利說明書

一、發明/新型 名稱	中文	以少位元處理器作多位元求方根之方法
	英文	
二、發明/創作 人	姓名	吳聲宏
	國籍	中 華 民 國
	住、居所	台中縣外埔鄉廍子村廍子路十二號
三、申請人	姓名(名稱)	華邦電子股份有限公司
	國籍	中 華 民 國
	住、居所(事務所)	新竹科學工業園區研新三路四號
	代表人姓名	焦佑鈞

裝 訂 線

經濟部智慧財產局員工消費合作社印製

A5
B5

四、中文發明摘要（發明之名稱：　　　　）

以少位元處理器作多位元求方根之方法

本發明係關於一種以少位元處理器作多位元求方根之方法，尤指一種可在微處理器呈較少位元數量的情況下，仍可達到快速開方根的效果，而有別於傳統耗時或佔用較多記憶體的開方根或查表方式，此快速求方根之方法，係區分為前後兩部份，第一部份以二分逼近法逼近C開根號後的值，而快速獲得前半段之A值，在第二部份則以假設B＝0，代入求B的疊代公式中，採用遞迴方式進行幾次運算（約三次），於B值為收斂時，即可迅速求得開方根後之A、B兩解，提供一種可較快速地取得求方根之方法。

英文發明摘要（發明之名稱：　　　　）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

五、發明說明（ 1 ）

本發明係為一種以少位元處理器作多位元求方根之方法，尤指一種以少位元處理器（如：８位元處理器）進行１６位元或３２位元之求方根，此方法為有別於傳統運算耗時之輾轉相除法或二分逼近方法，使用簡單的兩步驟求得Ａ、Ｂ兩解，提供一種可較快速地取得多位元方根值之方法者。

在諸如８位元處理器（如：ＩＮＴＥＬ　８０５１處理器）的相關應用，開方根為不可或缺之需求，傳統求得開方根值之方式，概為透過輾轉相除法或是二分逼近法完成，然而輾轉相除法為必須進行多次資料移位（SHIFTING）的運算動作，導致操作較為耗時，而二分逼近法，亦受到處理器僅有８位元之故，必須將資料分配重組成１６位元後再進行運算，同樣有著操作較為耗時的問題，故而在即時（REAL TIME）運算的場合（如：ＣＤ／ＤＶＤ軌跡的運算方面），容易導致系統性能降低或惡化，而業界為達克服此問題，則普遍使用查表法（LOOK UP TABLE），此查表方式由於相當直接，無需任何運算步驟，雖無法獲得最精確的值，但實際應用上尚屬良好，然其的缺點為：必須佔用較多記憶體（供儲存表格用），此舉，對於ＣＤ／ＤＶＤ光碟機循軌（TRACKING）的應用中，由於必須分辨一般ＣＤ片、單層（SINGLE LAYER）、ＤＶＤ片以及雙層(DOUBLE LAYER)ＤＶＤ片等三種類型之光碟片下，必須使用三個表格資料始能完成，確有著過度浪費記憶體空間的問題，故本發明人欲提供一種解決方

五、發明說明（２）

案。

本發明之主要目的在於提供一種以少位元處理器作多位元求方根之方法，僅需進行簡單的二分逼近運算以及較少次數之除法運算，即可快速地取得開方根後的解。

本發明之次一目的在於提供一種以少位元處理器作多位元求方根之方法，以８位元處理器對３２位元資料求方根的場合，最多僅需三次循環除法運算即可取得實際值，應用於ＣＤ／ＤＶＤ軌跡的計算方面，為較傳統輾轉相除法之多次除運步驟更具省時之優點。

本發明之另一目的在於提供一種以少位元處理器作多位元求方根之方法，為將求方根之解區分為前後兩段，前半段為使用簡單的二分逼近法取得Ａ值，再以求得後半段Ｂ值的疊代公式，由Ｂ＝０、１、２....開始，進行最多三次之遞迴處理，即可收斂與獲得Ｂ值，構成一種可較快速地求得多位元方根值之方法者。

本發明之特徵，為包括：

一令待求方根值為：$c\times2^{2K}+d$，解為：$(a\times2^{K}+b)^{2}$ 之步驟；

一運用二分逼近法，取得 c 開根號後之基值(floor)，而據以獲得 a 值之步驟；

一重新排列前述公式，轉換為相應於 b 的疊代公式之步驟；

一令 b 值由一特定值開始，代入前述疊代公式中，並以遞迴方式施行，直到公式收斂為止，據以求得 b 值之步

五、發明說明（3）

驟；

由於取得c開根號之基值之步驟中，僅需少位元乘法運算即可，而疊代公式之收斂性，更可在幾次迴圈（最多三次）除法運算即可完成，免除傳統輾轉相除法之較多層的運算步驟，構成一種可較快速地取得開方根值之方法。

為使　貴審查委員能夠進一步瞭解本發明之特徵及其他目的，茲附以圖式詳細說明如后：

（一）．圖式部份：

第一圖：係本發明之方法步驟示意圖。

（二）．圖號部份：

（11）～（16）步驟

首先，設待開方根數為：$c\times 2^{2K}+d$　而 $c,d < 2^{2k}$

依照 $c\times 2^{2K}+d = (a\times 2^{K}+b)^2$，欲求得 a, b 兩解 $(a,b< 2^{k})$：

故，吾人先將 $(a\times 2^{K}+b)^2$ 展開後為：

$(a\times 2^{K}+b)^2=(a^2\times 2^{2k}+\ a^2\times 2^{2(k+1)}\ b+b^2)=\ c\times 2^{2K}+d$........(1)

因此，$c\times 2^{2K} < (a\times 2^{K}+b)^2 < ((a+1)\times 2^{K})^2\ (\because b<2^{k})$...(2)

由前述(1)中得知 $a^2 < c$ 由(2)式中知 $c < (a+1)^2$

故而獲得：$a^2 < c < (a+1)^2$ 所以：$a<\sqrt{c}<a+1$

是以，a 的值可直接對c開根號與取其最小值(floor)即可，亦即 $a = floor(\sqrt{c})$..................................(4)

以前述(4)式中，對c開根號之步驟中，可直接採用二分逼近法，取得一符合 $a^2<c$ 條件下的最大值（a）即

五、發明說明（4）

可。

上述步驟中，已獲得開方根前半段的值，而後半段的值則可由：

對(1)式重新排列而形成一取得b值的等式：

$$b=(c\times2^{2K}+d-a^2\times2^{2k}-b^2)\ /\ 2^{2(k+1)}$$
$$=(c-a^2)\times2^{2k}+(d-b^2)\ /\ 2^{2(k+1)}$$

將之轉換為疊代公式下即為：

$$b_{[n]}=(c-a^2)\times2^{2k}+(d-b_{[n-1]}{}^2)\ /\ 2^{2(k+1)}\text{.......................}(5)$$

而首先假設b＝0，代入公式(5)中求得一 $b_{[0]}$值，再以此 $b_{[0]}$再以遞迴方式進行，而經實驗之證實，可在第二次遞迴疊代後，即具收斂性，此時呈現之值即為實際之b值，經數字模擬方式得知，僅需進行三次即可得到結果（例如：３２位元之開方根）。

前述為解釋本發明之推導方式，實際步驟流程為如第一圖所示，亦即本發明之開方根的方法，概為將a、b兩解區分成兩部份分別進行，先透過對c開根號與取其最小值而獲得a值（步驟１１），之後，為進行取得b值之步驟，在步驟（１２）中，為設定一迴圈循環次數（n），此例中係設定n＝m，此m值，在３２位元的開方根例子中，此m值係設定為3次即可，然後，在步驟（１３）中，令b的初始值為零，再將此初始值代人步驟（１４）之求得b值的疊代公式中進行運算而取得一b值，其次，在迴圈次數遞減（步驟１５）與迴圈次數（n）不等於零

五、發明說明（５）

時（步驟１６），則重覆進行公式之疊代處理，如前述，於進行三次遞迴循環處理後，即結束處理流程，而此時獲得之a、b值即為所欲求之開方根的解答。

而透過處理器作業，若以8位元處理器計算32位元開方根（16位元）的場合，該步驟（11）對c開根號之步驟中，可經由二分逼近法（乘法運算）（8位元x8位元運算），以取得數值小於c之最大的a平方數即可，僅需一次的乘法運算週期，可快速獲得結果，而每次進行步驟（14）之除法運算，同為僅需一次16位元除以8位元之除法運算而已，前述須進行三次除法作業下，則需三個運算週期，故而前述取得a值所花費的一個運算週期加上三個除法運算週期，則總共僅需四個運算週期即可達成，而本發明之運算時間與傳統方式之比較，可參看如下圖表所示。

方法	乘法運算	除法運算	總運算次數
本發明	1次運算 (8bitx8bit)	1運算3迴圈 (16bit/8bit)	1＋3＝4
輾轉相除法		2運算2迴圈 (32bit/16bit)	4
二分逼近法	4運算2迴圈 (16bitx16bit)		8

若以傳統的二分逼近法實施時，需進行16位元x1

五、發明說明（６）

６位元的乘法運算，需進行二次迴圈而每次需四個運算周期（共８個運算週期），而習知的輾轉相除法實施下，由於採用３２位元除以１６位元之除法作業，則需進行兩次迴圈而每次耗費兩個運算週期（共四個運算週期），雖此輾轉相除法與本發明之作業效率雷同，然僅為其一實施例而已，然對於ＣＤ／ＤＶＤ軌跡之大量資料的即時性運算方面，前述輾轉相除法的迴圈數量為在２次以上，而本發明之迴圈數量均維持在三次而已，由此可證明本案具有快速取得與縮短運算時間之優點，除此之外，對於更必須進行加、減、乘、除等運算的場合，本發明之方法中亦已包括在內，若以使用８０５１處理器的環境下，本發明可縮減２０％的處理時間。

故以前述說明可知，本發明為基於傳統的輾轉相除法以及二分逼近法之作業較為耗時之缺陷下，而提供一種將開方根之解區分為前後兩部份分別處理，前半部份以簡單的二分逼近法取得ａ值，再以ｂ值疊代公式進行幾次之迴圈處理即可迅速取得ｂ值，由於總處理週期僅需一次乘法以及三次除法週期即可，確具有縮短處理時間之效益，為一符合新穎性及產業上利用性之方法，應符專利申請要件，爰依法提出申請。

六、申請專利範圍

1．一種以少位元處理器作多位元求方根之方法，包括：

一令待求方根值為：$c\times2^{2K}+d$，解為：$(a\times2^{K}+b)^{2}$之步驟；

一運用二分逼近法，取得c開根號後之最小值(floor)，而獲得a值之步驟；

一重新排列前述待求方根式以及解答之公式，轉換為相應於b的疊代公式之步驟；及

一令b值由一初始值開始，代入前述疊代公式中，並以遞迴方式施行數次，直到公式收斂為止，據以求得b值之步驟。

2．如申請專利範圍第1項所述之以少位元處理器作多位元求方根之方法，其中該二分逼近法為取得小於c值之最大的a平方數。

3．如申請專利範圍第1項所述之以少位元處理器作多位元求方根之方法，其中該b的初始值為0。

4．如申請專利範圍第1項所述之以少位元處理器作多位元求方根之方法，其中該遞迴施行之次數為三次者。

5．一種以少位元處理器作多位元求方根之方法，包括：

一令待求方根值為：$c\times2^{2K}+d$，解為：$(a\times2^{K}+b)^{2}$之步驟；

一對欲求之a、b兩解區分為兩部份，而分別進行處理之步驟；

六、申請專利範圍

一在前段部份，直接對c開方根與取其最小值(floor)而取得a值；

一為在後段部份，重新排列前述待求方根式以及解答之公式，轉換為b的疊代公式之步驟；及

一令b值由一初始值開始，代入前述疊代公式中，並以遞迴方式施行數次，直到公式收斂為止，據以求得b值之步驟。

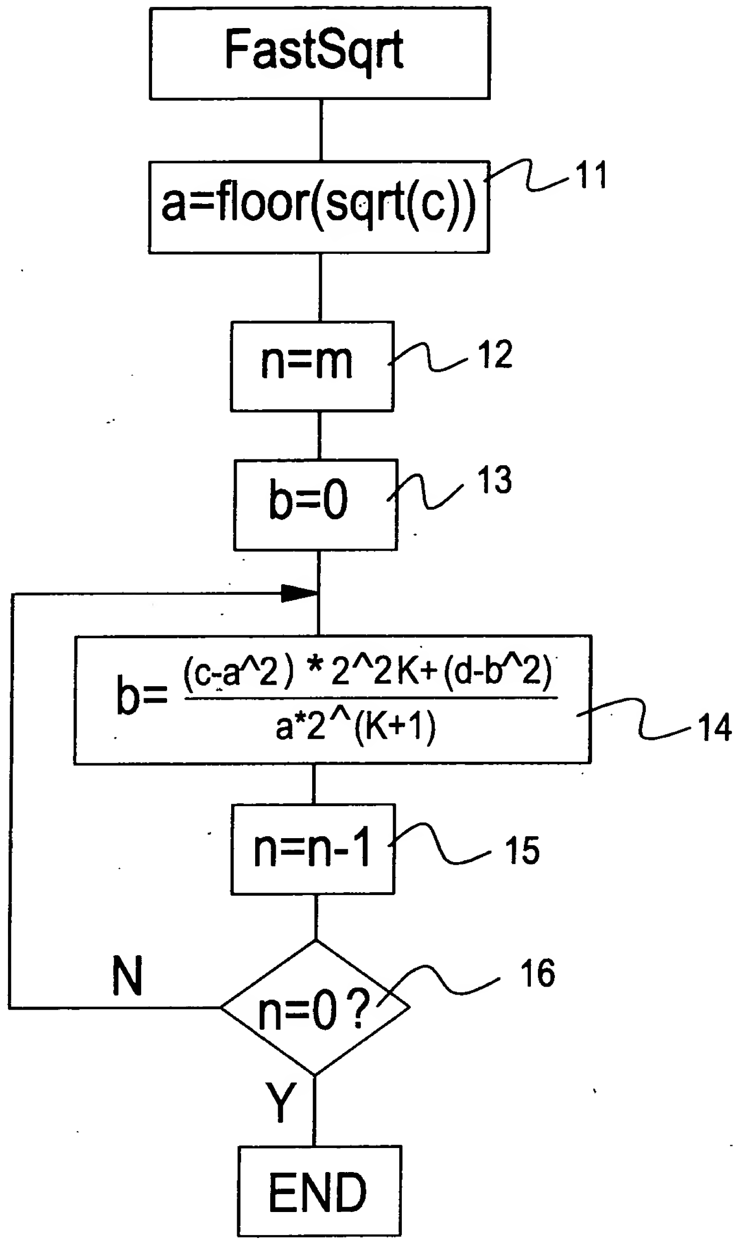
6．如申請專利範圍第5項所述之以少位元處理器作多位元求方根之方法，其中該前段部份為使用二分逼近法取得小於c值之最大的a平方數。

7．如申請專利範圍第5項所述之以少位元處理器作多位元求方根之方法，其中該b的初始值為0。

8．如申請專利範圍第5項所述之以少位元處理器作多位元求方根之方法，其中該遞迴施行之次數為三次者。

（請先閱讀背面之注意事項再填寫本頁）

裝　訂　線


FastSqrt
a=floor(sqrt(c))
11
n=m
12
b=0
13
b= (c-a^2) * 2^2K+(d-b^2) / a*2^(K+1)
14
n=n-1
15
n=0 ?
16
N
Y
END

第一圖